



12

Gebrauchsmuster

U1

(11) Rollennummer G 91 09 295.7

● (51) Hauptklasse H05K 7/06

Nebenklasse(n) H05K 1/18 H05K 3/28
H05K 3/32

{22} Anmeldetag 11.04.91

{23} aus 91 10 5717.2

(47) Eintragungstag 10.10.91

(43) Bekanntmachung
im Patentblatt 21.11.91

(54) Bezeichnung des Gegenstandes
Elektronische Schaltungsanordnung

(71) Name und Wohnsitz des Inhabers
Export-Contor Außenhandels-gesellschaft mbH, 8500
Nürnberg, DE

5

10

Elektronische Schaltungsanordnung

15

Die Erfindung betrifft eine elektronische Schaltungsanordnung gemäss dem Oberbegriff des Anspruchs 1.

20

Es sind elektronische Schaltungsanordnungen bekannt, bei welchen die elektrisch leitenden Verbindungselemente als flexible Anschlussleiter ausgebildet sind, die mit einem chipförmigen Halbleiterbauelement kontaktiert werden können, indem die Anschlussleiter auf der dem chipförmigen Halbleiterbauelement zugewandten Seite eine Leiterbahn

25

aufweisen, die auf einer Isolationsfolie vorgesehen ist. Bei diesen elektronischen Schaltungsanordnungen ergibt sich an der Randkante des Chipbauelementes ein

30

Isolationsproblem. Desgleichen ergibt sich bei diesen Schaltungsanordnungen auf dem das mindestens eine chipförmige Halbleiterbauelement aufweisenden Träger ein Isolationsproblem, wenn sich dort Anschlussflächen bzw. Leiterteile eines anderen elektrischen Potentials befinden.

27.07.91

- Desweiteren sind elektronische Schaltungsanordnungen bekannt, bei welchen die elektrisch leitenden Verbindungselemente durch Bonddrähte gebildet sind. Dort ist es erforderlich, jede Verbindung einzeln auszuführen, so dass sich ein grosser Arbeitsaufwand ergibt, wenn eine Vielzahl derartiger Bondverbindungen herzustellen sind. Bei Schaltungsanordnungen der zuletzt genannten Art wird das Isolationsproblem an der Randkante des Chipbauelementes dadurch umgangen, dass die Bonddrähte bogenförmig von den Kontaktflächen des Chipbauelementes wegstehen. Diese Bögen beeinflussen die Gesamtbauhöhe der Schaltungsanordnungen in nachteiliger Weise. Ausserdem ist es trotz der bogenförmigen Ausbildung solcher Bondverbindungen erforderlich, bei entsprechend hohen elektrischen Spannungen eine Kunststoffabdeckung vorzusehen, welche das Chipbauelement über seine Randkante bedeckt. Die Ausbildung der das Chipbauelement bedeckenden Kunststoffisolierung bedingt einen zusätzlichen Arbeitsschritt.
- Der Erfindung liegt die Aufgabe zugrunde, eine elektronische Schaltungsanordnung der eingangs genannten Art zu schaffen, die einfach herstellbar ist, und bei welcher eine gute Isolierung der Randkante des mindestens einen Chipbauelementes und eine gute Isolierung der Verbindungselemente zu Leiterbahnen des elektrisch isolierenden Trägers, die sich auf anderem elektrischen Potential befinden, gegeben und die Gesamtbauhöhe der Schaltungsanordnung minimal ist.
- Diese Ausbildung wird bei einer elektronischen Schaltungsanordnung der eingangs genannten Art durch die Merkmale des kennzeichnenden Teiles des Anspruchs 1 gelöst. Bevorzugte Weiterbildungen der erfindungsgemässen

Schaltungsanordnungen sind in den Unteransprüchen gekennzeichnet.

5 Dadurch, dass die Isolierschicht mit Aussparungen
ausgebildet ist, ist es problemlos möglich, die
Verbindungselemente mit den entsprechenden Kontaktflächen
des mindestens einen chipförmigen Halbleiterbauelementes
bzw. mit den zugehörigen Anschlussflächen des Trägers zu
kontaktieren, ohne dass hierzu die Verbindungselemente mit
10 von den genannten Flächen senkrecht wegstehenden Bögen
ausgebildet sein müssen. Das bedeutet jedoch, dass es in
vorteilhafter Weise möglich ist, die elektronische
Schaltungsanordnung mit einer relativ geringen
Gesamtbauhöhe auszubilden. Ein ganz erheblicher Vorteil der
15 erfindungsgemässen elektronischen Schaltungsanordnung
besteht darin, dass durch die Isolierschicht die bei
bekannten Schaltungsanordnungen gegebenen
Isolationsprobleme an der Randkante des/jedes chipförmigen
Halbleiterbauelementes eliminiert sind, weil die
20 Isolierschicht diese Randkante eng anliegend bedeckt.

Die Isolierschicht kann auf der Schaltungsanordnung bspw.
in einem Schleuderverfahren, in einem Spritz- oder
Streichverfahren o.dgl. aufgebracht werden. Desgleichen ist
25 es möglich, die Isolierschicht als mit den Aussparungen
ausgebildete Isoliermaterialfolie auf die
Schaltungsanordnung aufzubringen. Eine solche
Isoliermaterialfolie kann entweder auf die
Schaltungsanordnung aufgeklebt oder aufgeschmolzen sein.
30 Von Wichtigkeit ist, dass die auf diese Weise ausgebildete
Isolierschicht auf der Schaltungsanordnung flächig und eng,
d.h. ohne Lufteinschlüsse vorgesehen ist, um durch solche
Lufteinschlüsse bedingte Isolationsprobleme
auszuschliessen.

- Die Verbindungselemente können als an der Isolierschicht fest haftende strukturierte Metallschichten ausgebildet sein. Hierbei ergibt sich der Vorteil, dass in einem
5 einzigen Arbeitsschritt alle erforderlichen Verbindungselemente ausgebildet werden können, was eine ausgezeichnete Produktivität darstellt. Bei den Verbindungselementen kann es sich um strukturierte Dickschichten handeln, die bspw. in einem
10 Siebdruckverfahren, in einem Masken-Spritzverfahren o.dgl. auf der Isolierschicht vorgesehen werden. Selbstverständlich ist es auch möglich, die Verbindungselemente als strukturierte Dünnschichten vorzusehen, die bspw. in einem an sich bekannten Verfahren
15 zur Herstellung von Dünnschichten realisierbar sind. Derartige z.B. durch Kathodenzerstäubung, Vakuumbedampfung o.dgl. hergestellte Dünnschichten können bspw. durch ein fotolithografisches Verfahren strukturiert werden. Bei Schaltungsanordnungen höherer Leistung ist es zweckmässig,
20 derartige Dünnschichtstrukturen für die Verbindungselemente bspw. galvanisch zu verstärken. Für noch grössere Leistungen ist es zweckmässig, die Verbindungselemente als Drähte oder als gestanzte Metallstreifen vorzusehen.
- 25 Unabhängig von der speziellen Ausbildung ergibt sich erfindungsgemäss eine Schaltungsanordnung relativ geringer Gesamtbauhöhe mit einer ausgezeichneten elektrischen Isolierung insbesondere der bei chipförmigen Halbleiterbauelementen üblicherweise kritischen Randkante
30 und mit einer guten Isolierung gegen schadhafte Umwelteinflüsse.

Weitere Einzelheiten, Merkmale und Vorteile ergeben sich aus der nachfolgenden Beschreibung eines in der Zeichnung

in einem vergrösserten Maßstab abschnittsweise gezeichneten Ausführungsbeispielen der erfindungsgemässen elektronischen Schaltungsanordnung.

- 5 Die Figur zeigt in einer Schnittdarstellung einen Abschnitt der elektronischen Schaltungsanordnung 10 mit einem elektrisch isolierenden Träger 12, der mit Anschlussflächen 14 ausgebildet ist. Mit der Bezugsziffer 16 sind
- 10 Chipbauelemente der elektronischen Schaltungsanordnung 10 bezeichnet, bei denen es sich insbes. um chipförmige Halbleiterbauelemente handelt. Jedes Chipbauelement 16 weist an seiner Unterseite 18 eine Metallschicht 20 und an seiner Oberseite 22 Kontaktflächen 24 auf.
- 15 Verbindungselemente 26 sind dazu vorgesehen, zwischen Kontaktflächen 24 und Anschlussflächen 14 bzw. zwischen Kontaktflächen 24 benachbarter Chipbauelemente 16 eine elektrisch leitende Verbindung herzustellen. Eine Isolierschicht 28 dient zum Schutz des/jedes
- 20 Chipbauelementes 16 gegen Einflüsse von aussen bzw. zur elektrischen Isolation zwischen Verbindungselementen 26 und entsprechenden Anschlussflächen 14 am Träger 12 bzw. zur elektrischen Isolation der Verbindungselemente 26 gegen die bei chipförmigen Halbleiterbauelementen kritische Randkante 30 des/jedes chipförmigen Halbleiterbauelementes 16.
- 25 Bei der erfindungsgemässen Schaltungsanordnung 10 ist die Isolierschicht 28 mit Aussparungen 32 ausgebildet, welche die Kontaktflächen 24 des/jedes auf dem Träger 12 angeordneten Chipbauelementes 16 und Anschlussflächen 14
- 30 des Trägers 12 freilassen. Die Isolierschicht 28 erstreckt sich vor der Oberseite 22 des/jedes Chipbauelementes 16, bei dem es sich insbes. um ein chipförmiges Halbleiterbauelement handelt, über seine Randkante 30 zum Träger 12.

Die Isolierschicht 28 wird auf der Schaltungsanordnung 10 in einem Maskierverfahren aufgebracht. Hierbei kann bspw. eine entsprechende Maske in Verbindung mit einem Streich- oder Spritzverfahren zur Anwendung gelangen. Desgleichen ist es möglich, die mit den Aussparungen 32 ausgebildete Isolierschicht 28 in Gestalt einer Isoliermaterialfolie auf der Schaltungsanordnung 10 anzubringen und auf dieser festzukleben und/ oder aufzuschmelzen.

10

Auf der linken Seite der Schaltungsanordnung 10 ist ein Verbindungselement 26 angedeutet, bei dem es sich um eine auf der Isolierschicht 28 festhaftende, strukturierte Metallschicht 34 handelt. Derartige Verbindungselemente 26 in Form strukturierter Metallschichten 34 sind einfach und zeitsparend realisierbar, weil in einem einzigen Produktionsvorgang eine Vielzahl solcher Verbindungselemente 26 hergestellt werden können.

20 Auf der rechten Seite der Schaltungsanordnung 10 ist ein Verbindungselement 26 angedeutet, bei dem es sich um einen Draht 36 handelt, der bspw. mit Kontaktflächen 24 benachbarter Chipbauelemente 16 durch Bonden kontaktiert ist.

25

Aus der Zeichnungsfigur wird deutlich, dass die erfindungsgemäße Schaltungsanordnung 10 nicht nur eine zuverlässige Isolierung der Verbindungselemente 26 und der kritischen Randkanten 30 der Chipbauelemente 16 ergibt, sondern dass es ausserdem in vorteilhafter Weise möglich ist, eine Schaltungsanordnung relativ geringer Gesamtbauhöhe zu realisieren.

30

Selbstverständlich ist es auch möglich, die in der
Zeichnung verdeutlichte Schaltungsanordnung 10 oberseitig
dann noch mit einer weiteren Isolierung vollständig zu
bedecken bzw. über dieser (nicht gezeichneten) Isolierung
5 einen z.B. plattenförmigen Körper anzuordnen, um insgesamt
eine quasi kartenförmige Schaltungsanordnung 10 zu
realisieren.

Der Träger 12 kann in an sich bekannter Weise an einem
10 Kühlkörper vorgesehen sein.

5

10

15 A n s p r ü c h e :

1. Elektronische Schaltungsanordnung mit einem Anschlussflächen (14) aufweisenden elektrisch isolierenden Träger (12), mit mindestens einem elektronischen Chipbauelement (16), insbes.
20 chipförmigem Halbleiterbauelement, das auf seiner Oberseite (22) Kontaktflächen (24) aufweist, die mittels elektrisch leitender Verbindungselemente (26) mit zugehörigen Anschlussflächen (14) des Trägers (12) und/oder mit zugehörigen Kontaktflächen (24)
25 eines weiteren Chipbauelementes (16) elektrisch leitend verbunden sind, und mit einer Isolierschicht (28) zum Schutz des mindestens einen Chipbauelementes (16) gegen Einflüsse von aussen,
30 d a d u r c h g e k e n n z e i c h n e t, dass die Isolierschicht (28) mit Aussparungen (32), welche die entsprechenden Kontaktflächen (24) des mindestens einen Chipbauelementes (16) und die Anschlussflächen (14) des Trägers (12) freilassen,

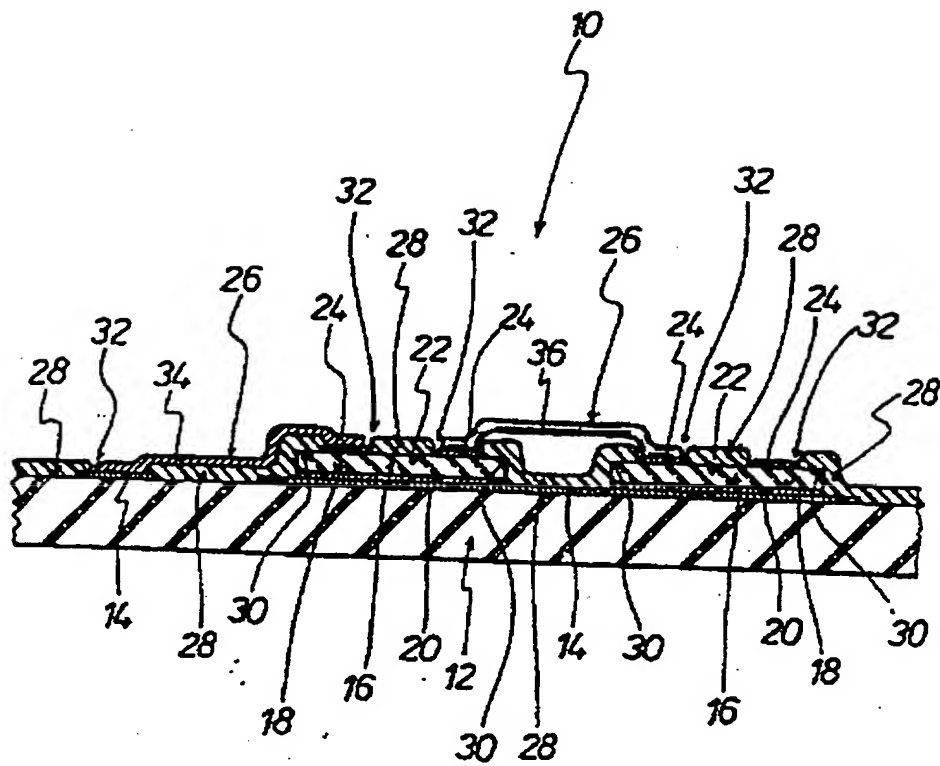
derart ausgebildet ist, dass die Isolierschicht (28) sich von der Oberseite (22) des/jedes Chipbauelementes (16) über seine Randkante (30) zum Träger (12) erstreckt.

5

2. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Isolierschicht (28) in einem
Maskierverfahren auf die Schaltungsanordnung (10)
aufgebracht ist.
3. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Isolierschicht (28) als mit den Aussparungen
(32) ausgebildete Isoliermaterialfolie auf die
Schaltungsanordnung (10) eng anliegend aufgebracht
ist.
4. Schaltungsanordnung nach Anspruch 3,
dadurch gekennzeichnet,
dass die Isoliermaterialfolie auf die
Schaltungsanordnung (10) aufgeklebt oder
aufgeschmolzen ist.
5. Schaltungsanordnung nach einem der vorhergehenden
Ansprüche,
dadurch gekennzeichnet,
dass die Verbindungselemente (26) zwischen den
Kontaktflächen (24) des Chipbauelementes (16) und den
zugehörigen Anschlussflächen (14) auf dem Träger (12)
bzw. zwischen den Kontaktflächen (24) voneinander
getrennter Chipbauelemente (16) als strukturierte, an

der Isolierschicht (28) festhaftende Metallschichten
(34) ausgebildet sind.

- 5 6. Schaltungsanordnung nach Anspruch 5,
dadurch gekennzeichnet,
dass die Verbindungselemente (26) strukturierte
Dickschichten sind.
- 10 7. Schaltungsanordnung nach Anspruch 5,
dadurch gekennzeichnet,
dass die Verbindungselemente (26) strukturierte
verstärkte Dünnschichten sind.
- 15 8. Schaltungsanordnung nach Anspruch 5,
dadurch gekennzeichnet,
dass die Verbindungselemente (26) Drähte (36) sind,
die mit Befestigungsabschnitten flach an den
entsprechenden Kontaktflächen (24) bzw. an den
Anschlussflächen (14) elektrisch leitend kontaktiert
20 sind.



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.